

(19)日本特許庁 (JP)

台灣電力公司用電統計(11)

特開2003-114645

(P2003-114845A)

(43)公刊日 平成15年4月18日(2003.4.18)

種別品名	PI	7-721+ (参考)
G09G 3/20	G09G 3/30	J 5C080
611	3/20	611J
621		621P
628		628R
641		641D

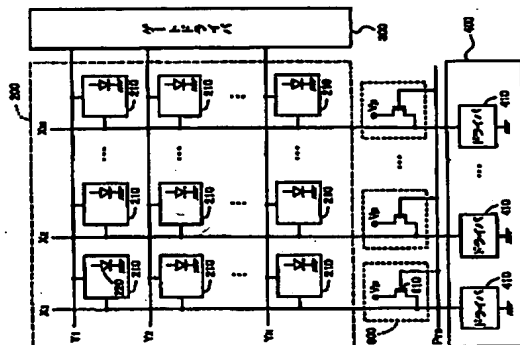
審査請求 未査定 特許項の範囲 OL (全 25 頁)

(21) 出願番号	特願2001-385398 (P2001-385398)	(71) 出願人	000002369
(22) 出願日	平成19年12月3日 (2001.12.3)		セイコーエプソン株式会社
(31) 優先権主張番号	特願2001-235397 (P2001-235397)		東京都新宿区西新宿2丁目4番1号
(32) 優先日	平成19年8月2日 (2001.8.2)	(72) 発明者	河野 利幸
(33) 優先権主張国	日本 (JP)		長野県諏訪市大正三丁目3番5号 セイコ
		(74) 代理人	110000028 一エプソン株式会社内 特許業務法人明原国際特許事務所
		Fターム(参考)	5C08D 4A08 1B05 0003 0009 E229 FF11 JJ02 JJ03 JJ04

【54】(空明の名案) 単位国債の割増に使用されるデータ線の重動

【待考】

【要約】川は国路にはなされたデータ線の駅が4間を



「または放電の加速が行われる。」

の電流値を第1の電流値から第2の電流値に変化させる
図中を、電流値の時間変化率の異なる複数の期間を経て
行うことを特徴とする。

[0030] この場合は、入力信号の変化に伴っ
て電流値を変化させる際に、第1の電流値から第2の電流
値に変化させる操作を、1個電流値の異なる複数の期間
を経て行うようにしたので、第1の電流値から第2の電
流値に変化するまでに要する所望期間の範囲を定めるこ
とができる。従って、単位電流値に設定されたデータ線
の電流値を知ることができる。

[0031] 本発明による第3の電流値変化は、入力
信号に対応して電流値を生産する電流発生回路と、電流
信号を増幅した単位電流値と、単位電流値を単位電流回
路に供給するデータ線と、を含む電流発生装置であって、前
記入力信号の変化に対応して前記電流値を変化させる際
に、前記データ線の電流値をリセットするリセット手段を
備えることを特徴とする。

[0032] この電流発生装置によれば、入力信号の変
化に対応して電流値を変化させる際に、リセット手段によ
ってデータ線の電流値をリセットするに、データ線の一
つの電流値をより速やかに変化させることができ、デ
ータ線に、単位電流値に設定されたデータ線の電流値の
範囲を定めることができる。

[0033] 前記リセット手段は、前記電流値に前記電
流発生装置をリセットする。前記リセット手段は、
前記データ線及び前記電流発生装置の電流値をリセッ
トするようにしてもよい。この構成によれば、データ
線及び前記電流発生装置の電流値を共にリセットするよう
にしたので、データ線だけでなく、電圧保持手段の電流値
も、前記電流値に前記電流発生装置により速やかに一
致させることができる。

[0034] 本発明による第2の電圧変化は、入力信号
に対応して電流値を生産する電流発生回路と、電流発生
装置をリセットするデータ線と、前記電流値を前記電流
発生装置に供給するデータ線と、を含む電圧発生装置であ
って、前記入力信号の変化に対応して前記電流値を変化
させることを特徴とする。

[0035] なお、本発明は、種々の形態で実施するこ
とが可能であり、例えば、電流発生装置、表示装置、そ
の電流発生装置や表示装置を備えた電子装置、それらの
電流発生装置の構造、その方法の範囲を限定するためのコン
ピュータプログラム、そのコンピュータプログラムを記憶
した記憶媒体、そのコンピュータプログラムを含む積
造体内に形成されたデータ回路、等の形態で実現する
ことができる。

[0036]

[発明の効果] 次に、本発明の技術的効果を説明
例に基づいて以下に説明する。

- A. 第1実施例 (付加電流その1) ;
- B. 第2実施例 (付加電流その2) ;

[0041] 図4は、図3と同様の210の内部構成を示す
回路図である。この回路図210は、m番目のデータ
線とn番目のゲート線Ynとの交点に配置されている回
路である。なお、ゲート線Ynは、2本のサブゲート線
V1、V2を含んでいる。

[0042] 図3と同様の210は、データ線Xmに接続し
て電流値に応じて有電圧V1とV2の電流値を調節する電
流発生回路210である。116には、この回路図210
は、有電圧V1とV2の間に、4つのトランジ
スタ211~214と、保持キャパシタ230 (「保持カ
パシタ」あるいは「記憶キャパシタ」とも呼ぶ) とを
有している。保持キャパシタ230は、データ線Xmを
介して供給されたデータ信号に応じた電圧を保持し、こ
れによって、有電圧V1とV2の電流値を調節する
ためのものである。すなわち、保持キャパシタ230
は、データ線Xmに流れる電流値に応じた電圧を保持す
る電圧保持手段に相当する。第1ないし第3のトランジ
スタ211~214はnチャネル型FETであり、第4
のトランジスタ214はpチャネル型FETである。
有電圧V1とV2は、マトリクス型FETと共通の電流
注入源 (電流源) の電流値に等しい。ここではタイ
オードの型で示されている。

[0043] 第1のトランジスタ211のソースは、第
2のトランジスタ212のドレインと、第3のトランジ
スタ213のドレインと、第4のトランジスタ214の
ドレインと、それぞれ接続されている。第1のトラン
ジスタ211のドレインは、第4のトランジスタ214
のゲートに接続されている。保持キャパシタ230は、
第4のトランジスタ214のソースとゲートとの間に接
続されている。また、第4のトランジスタ214のソー
スは、電流源Vddにも接続されている。

[0044] 第3のトランジスタ212のソースは、デ
ータ線Xmを介して単一ラインドライバ410 (図5)
に接続されている。有電圧V1とV2は、第3のトラ
ンジスタ213のソースと接続電圧との間に接続されて
いる。

[0045] 第1と第2のトランジスタ211、212
のゲートは、第1のサブゲート線V1に共通に接続され
ている。また、第3のトランジスタ213のゲートは、
第2のサブゲート線V2に接続されている。

[0046] 第1と第2のトランジスタ211、212
は、保持キャパシタ230に電圧を蓄積する際に使用さ
れるスイッチングトランジスタである。第3のトランジ
スタ213は、有電圧V1とV2の電流発生回路において
オン状態に保たれるスイッチングトランジスタである。
また、第4のトランジスタ214は、有電圧V1とV2
0に流れる電流値を制御するための電流発生回路であ
る。第4のトランジスタ214の電流値は、保持キャ
パシタ230に保持される電圧 (記憶電圧) によっ
て制御される。

[0047] 図5は、図3と同様の210の通常の動作を示
すタイミングチャートである。ここでは、第1のサブゲ
ート線V1の電圧値 (以下、「第1のゲート信号V1」
とも呼ぶ) と、第2のサブゲート線V2の電圧値 (以下、
「第2のゲート信号V2」) も呼ぶ) と、データ線Xmの
電流値Im (「データ信号Im」) も呼ぶ) と、有電
圧V1とV2に流れる電流値I1とI2とが示されてい
る。

[0048] 図3と同様の210は、プログラム期間Tp
と電流発生期間Tcとに分かれている。ここで、電流
発生期間Tcとは、電流発生回路210内のすべての
有電圧V1とV2の電流値の精度が1回ずつ更新される
期間を意味しており、いわゆるフレイム同期と同じもの
である。電流の更新は、1行分の画像回路図毎に行
われ、電流発生期間Tcの間にN行分の画像回路図の電流値が
更新される。例えば、30Hzで全画面回路の電流値が
更新される場合には、電流発生期間Tcは約33msであ
る。

[0049] プログラム期間Tpは、有電圧V1と
V2の電流値の精度を画像回路210内に設定する間
隔である。本明細書では、図3と同様の210への電流値の更
新を「プログラミング」と呼んでいる。例えば、電流発生
期間Tcが約33msであり、ゲート線Ynの電流値Imが4
80μsである場合には、プログラミング期間Tpは約
89μs (=33ms/480) 以下になる。

[0050] プログラム期間Tpでは、まず、第
2のゲート信号V2をレベルに設定して第3のトラン
ジスタ213をオフ状態 (高レベル) に保つ。次に、デ
ータ線Xm上に電流発生装置に流れる電流値Imを流しなが
ら、第1のゲート信号V1をレベルに設定して第1と
第2のトランジスタ211、212をオン状態 (低レ
ベル) にする。このとき、このデータ線Xmの単一ライン
ドライバ410 (図5) は、電流発生装置に流れる一定の電
流値Imを流す電流発生装置として機能する。図5 (c) に
示されているように、この電流値Imは、所定の電流値
の範囲R1内にあり、有電圧V1とV2の電流値の精
度に応じて決定されている。

[0051] 保持キャパシタ230には、第4のトラン
ジスタ214 (電流発生回路) を流れる電流値Im
に対応した電圧を保持した状態となる。この結果、第4
のトランジスタ214のソース/ゲート間には、保持カ
パシタ230に蓄積された電圧が印加される。なお、
本明細書では、プログラミングに用いられるデータ信号
の電流値Imを「プログラミング電流値Im」と呼ぶ。
[0052] プログラム期間Tpが終了すると、ゲートド
ライバ300が第1のゲート信号V1をレベルに設定し
て第1と第2のトランジスタ211、212をオフ状態
とし、また、データ線ドライバ400はデータ信号Im
1を停止する。
[0053] 電流発生期間Tcでは、第1のゲート信号V1

によって、記憶されているデータが「0」か「1」かが決定される。

[0131] 一方の電極812は、その磁化M2の向きが固定された状態として利用され、他方の電極811は、データ記憶層として利用される。情報の型は、例えば、ビット線Xm (書き込み電極) にデータ電流Imを流し、これに応じて発生する磁界により電極811の磁化M1の向きを変えることによって行われる。記録情報の読み出しは、ビット線Xm (書き込み電極) に逆方向の電流を流し、このときの電極811近傍や電極811の磁化M1の向きを測ることによって行われる。

[0132] なお、図30および図31で説明したメモリ装置は、このような磁化RAMを用いた装置の一であり、磁化RAMの構造や情報の読み出し方法については、様々なものが提案されている。

[0133] 本発明は、この磁化RAMのように、電流素子では強い電流駆動素子を用いた電子装置にも適用することができる。すなわち、本発明は、電流駆動素子を用いた電子装置に適用可能である。

[図面の簡単な説明]

[図1] 右図E1素子を用いた表示装置の一般的な構成を示すブロック図。

[図2] 本発明の第1実施例としての表示装置の構成図を示すブロック図。

[図3] 表示マトリクス部200とデータ線ドライバ400の内部構成を示すブロック図。

[図4] 第1実施例の図210の内部構成を示す回路図。

[図5] 第1実施例の図210の電圧の波形を示すタイミングチャート。

[図6] 第1実施例の単一ラインドライバ410の内部構成を示す回路図。

[図7] 付加回路430を利用した場合のプログラミング期間Tprにおける電圧の変化を示す説明図。

[図8] プログラミング期間Tprにおけるデータ線Xmの電圧Qcの変化を示す説明図。

[図9] 右図E1素子の発光の原理と、プログラミング電流Imと、データ線の電圧Qcとの関係をグラフ。

[図10] 本発明の第2実施例としての表示装置の構成図を示すブロック図。

[図11] 第2実施例の図210aの内部構成を示す回路図。

[図12] 第2実施例の図210aの通常の動作を示すタイミングチャート。

[図13] 第2実施例の単一ラインドライバ410aを示す回路図。

[図14] 第2実施例における右図E1素子の発光の原理と、プログラミング電流Imと、データ線の電圧Qcとの関係をグラフ。

220...有能E1素子

230...駆動キャパシタ

241~243...スイッチングトランジスタ

244...駆動トランジスタ

250...スイッチングトランジスタ

300...ゲートドライバ

400...データ線ドライバ

410...単一ラインドライバ

411...出力回路

420...データ線付生成回路

421...直列回路

430...付加回路

600...プリチャージ回路

610...スイッチングトランジスタ

700...シフトレジスタ

810...磁気メモリセル

811, 812...電極

813...駆動素子

820...メモリセルマトリクス部

830...ワード線ドライバ

840...ビット線ドライバ

1000...パーソナルコンピュータ

1020...キーボード

1040...本体部

1060...表示ユニット

2000...携帯電話

2020...操作ボタン

2040...受話口

2060...送話口

2080...表示パネル

3000...デジタルカメラ

3020...ケース

3040...表示パネル

3060...受光ユニット

3080...シャッターボタン

3100...距離検出

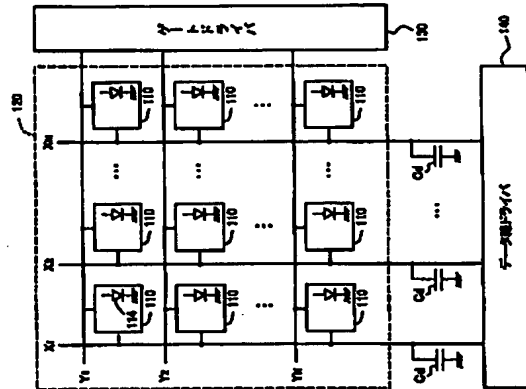
3120...ビデオ出力端子

3140...出力端子

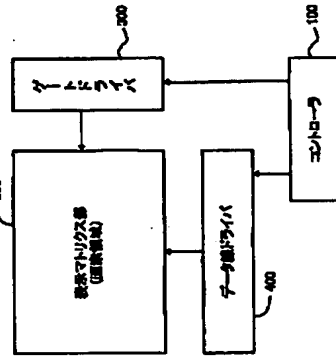
4300...テレビモニタ

4400...パーソナルコンピュータ

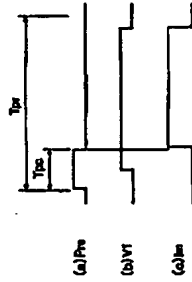
(図1)



(図2)



(図3a)

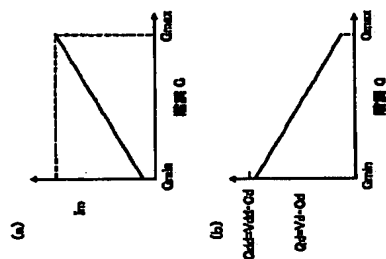


(a) Dm

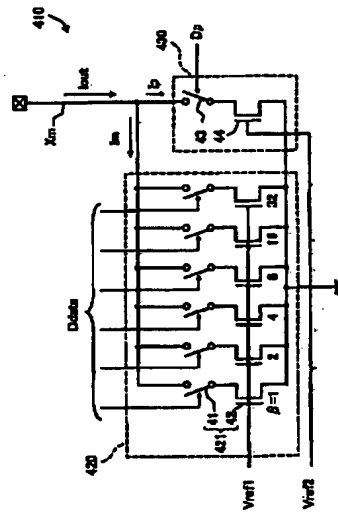
(b) Vt

(c) Im

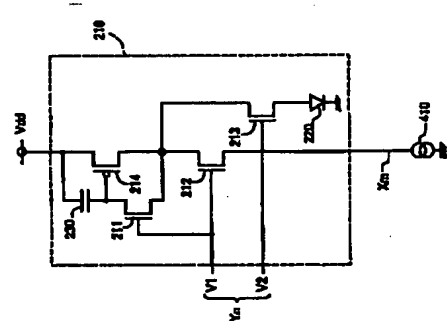
【図1】



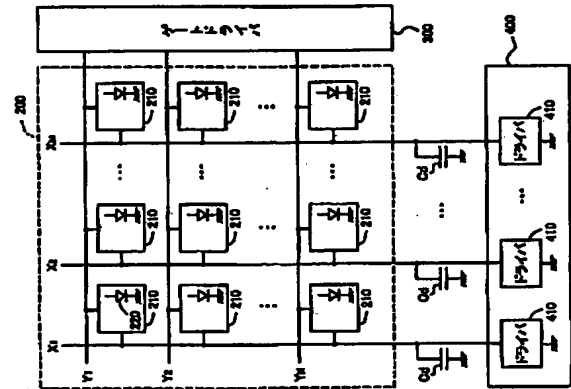
【図2】



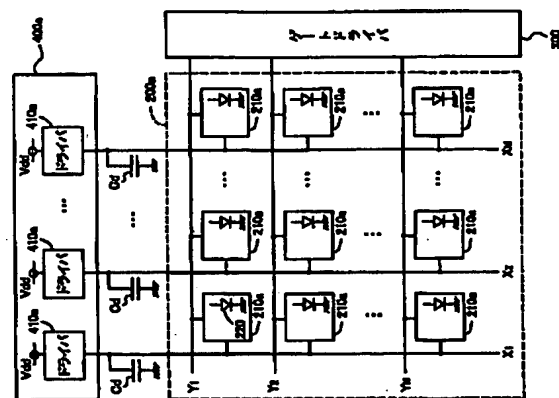
【図3】



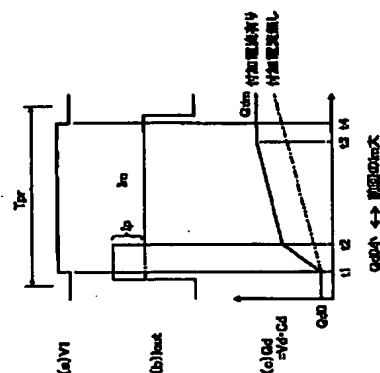
【図4】



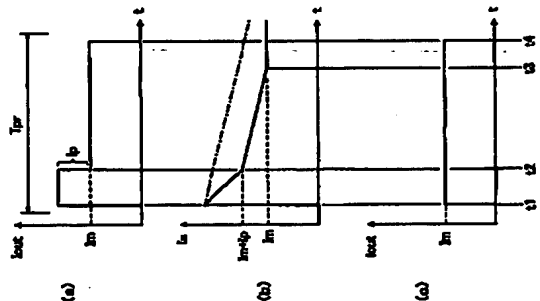
【図5】



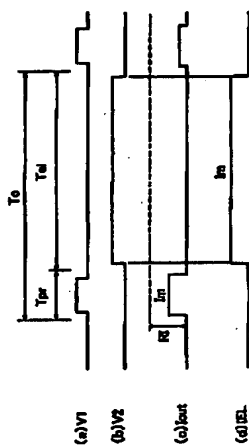
【図6】



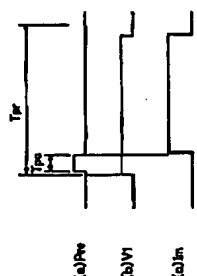
【図7】



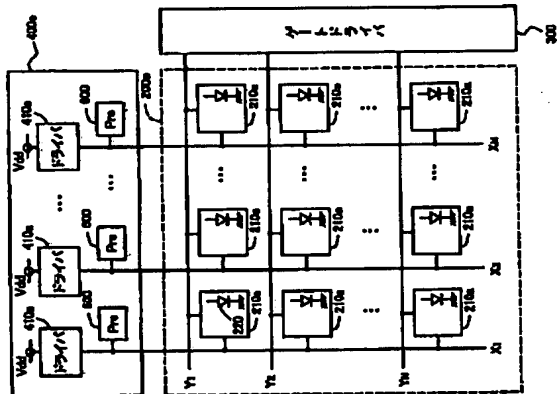
【図8】



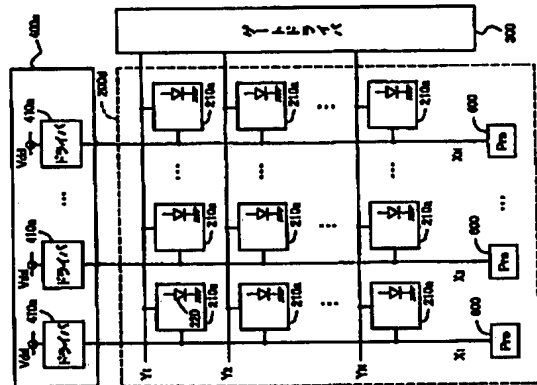
【図9】



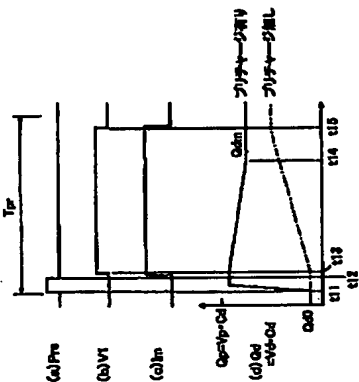
[図23]



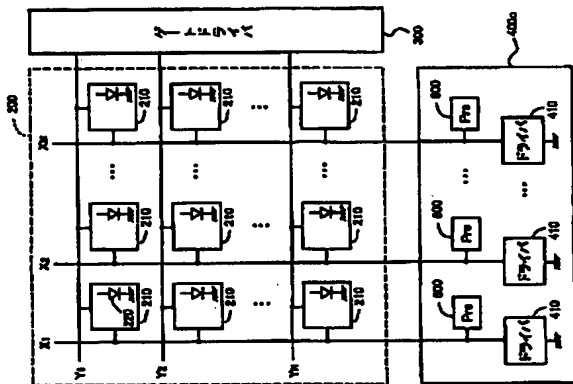
[図24]



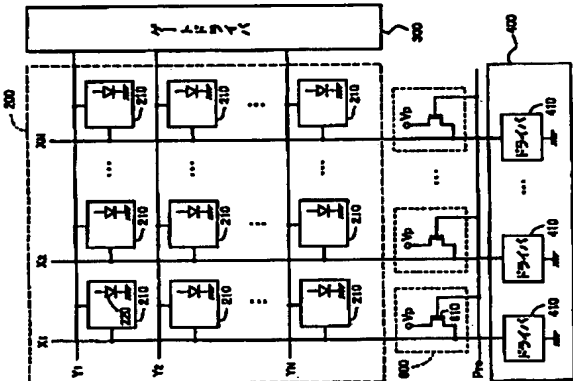
[図19]



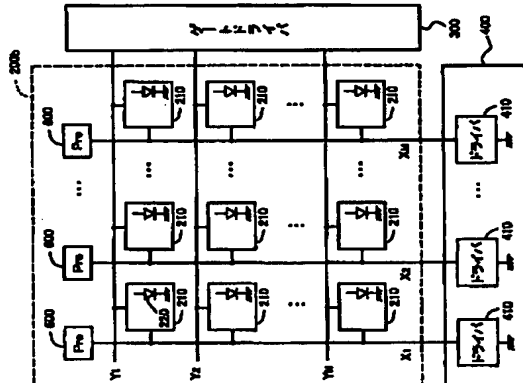
[図23]



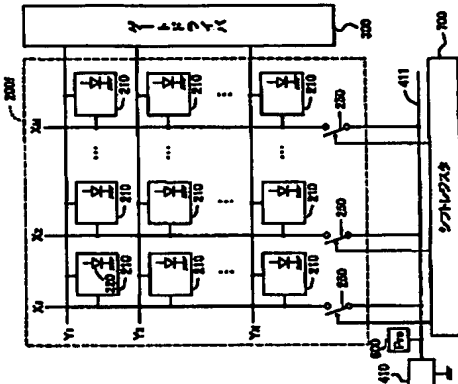
[図18]



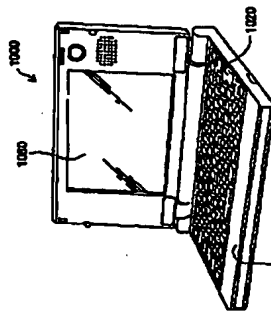
[図22]



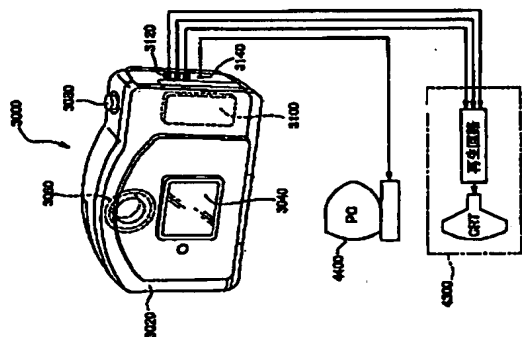
[図25]



[図27]



〔図29〕



〔図30〕

